

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**



Attorney's Docket No.: 10449-030001 / PIS2000244US #2

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Koji Hayashi et al.  
Serial No. : 09/748,509  
Filed : December 26, 2000  
Title : CONTROLLER FOR DATA RECORDER

Art Unit : Unknown  
Examiner : Unknown

RECEIVED

MAR 30 2001

Technology Center 2600

Commissioner for Patents  
Washington, D.C. 20231

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby confirms his claim of priority under 35 USC §119 from the following application(s):

·Japan Application No. 11-370033 filed December 27, 1999

·Japan Application No. 2000-351246 filed November 17, 2000

A certified copy of each application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date:

March 27, 2001

Eric L. Prahl  
Reg. No. 32,590

Fish & Richardson P.C.  
225 Franklin Street  
Boston, MA 02110-2804  
Telephone: (617) 542-5070  
Facsimile: (617) 542-8906

20169791.doc

CERTIFICATE OF MAILING BY FIRST CLASS MAIL

I hereby certify under 37 CFR §1.8(a) that this correspondence is being deposited with the United States Postal Service as first class mail with sufficient postage on the date indicated below and is addressed to the Commissioner for Patents, Washington, D.C. 20231.

Date of Deposit

March 27, 2001

Signature

Typed or Printed Name of Person Signing Certificate



日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

RECEIVED  
MAR 30 2001  
Technology Center 2600

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年12月27日

出 願 番 号

Application Number:

平成11年特許願第370033号

出 願 人

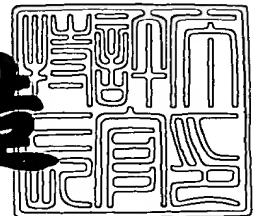
Applicant (s):

三洋電機株式会社

2001年 1月19日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2000-3114396

【書類名】 特許願

【整理番号】 KIB0991051

【提出日】 平成11年12月27日

【あて先】 特許庁長官殿

【国際特許分類】 G11B 20/10

【発明者】

    【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会  
社内

    【氏名】 林 浩二

【発明者】

    【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会  
社内

    【氏名】 月橋 章

【発明者】

    【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会  
社内

    【氏名】 花本 康嗣

【発明者】

    【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会  
社内

    【氏名】 田中 透

【特許出願人】

    【識別番号】 000001889

    【氏名又は名称】 三洋電機株式会社

    【代表者】 近藤 定男

【代理人】

    【識別番号】 100111383

    【弁理士】

    【氏名又は名称】 芝野 正雅

【連絡先】 0 3 - 3 8 3 7 - 7 7 5 1 法務・知的財産部東京事務所

【手数料の表示】

【予納台帳番号】 013033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904451

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ記録装置及びその制御回路

【特許請求の範囲】

【請求項 1】 外部装置から入力される入力データを備蓄するバッファメモリと、

前記バッファメモリに備蓄された入力データを読み出し、その入力データを記録媒体に記録するための記録データに変調するエンコーダと、

前記記録データを記録媒体に記録する記録手段とを備え、

記録動作中にバッファアンダーランが発生する状態になったと判断されると、記録動作を中断し、その後、外部装置から入力された新たな入力データが前記バッファメモリに備蓄され、バッファアンダーランが発生する状態が回避されたと判断されると、記録動作の中断以前に記録媒体に記録されている記録データの再生に対して、記録動作の再開後に記録媒体に記録する記録データのエンコードを同期させて記録動作を再開させるデータ記録装置であって、

前記記録データの再生と、記録データのエンコードのアドレスが一致したことを判断する第 1 のリトライ判断回路と、

前記記録データの再生と、記録データのエンコードのタイミングが一致したことを判断する第 2 のリトライ判断回路とを有することを特徴とするデータ記録装置。

【請求項 2】 前記エンコーダによってエンコードされる記録データのサブコードの同期信号を抽出し、前記記録媒体に記録されている記録データのサブコードの同期信号を抽出し、これら二つのサブコードの同期信号を用いて前記記録媒体に記録されている記録データの読み出しと前記エンコーダのエンコードとを同期させる信号同期回路を有し、

前記第 2 の判断回路は、前記信号同期回路が兼ねていることを特徴とする請求項 1 に記載のデータ記録装置。

【請求項 3】 外部装置から入力される入力データを備蓄するバッファメモリを備えたデータ記録装置を制御する回路であって、

記録動作中に、前記バッファメモリの容量に応じてバッファアンダーランが発

生する状態になったことと、外部装置から入力された新たな入力データが前記バッファメモリに備蓄され、バッファアンダーランが発生する状態が回避されたことを判断する判断手段と、

前記バッファメモリに備蓄された入力データを読み出し、その入力データを記録媒体に記録するための記録データに変調するエンコーダと、

前記記録データの再生と、記録データのエンコードのアドレスが一致したことを判断する第 1 の判断回路と、

前記記録データの再生と、記録データのエンコードのタイミングが一致したことを判断する第 2 の判断回路とを有し、

前記判断手段によってバッファアンダーランが発生する状態が回避されたと判断すると、記録動作の中断以前に記録媒体に記録されている記録データの再生に対して、記録動作の再開後に記録媒体に記録する記録データのエンコードを同期させ、前記第 1 の判断回路によって前記記録データの再生とエンコードされるデータのアドレスが一致していることを判断し、当該アドレスが一致したと判断されると、前記第 2 の判断回路によって、前記記録データの再生と、エンコードされるデータのタイミングが一致していることを判断し、当該タイミングが一致したと判断されると、記録動作を再開させることを特徴とするデータ記録装置の制御回路。

【請求項 4】 前記第 2 の判断回路は、前記エンコーダによってエンコードされる記録データのサブコードから抽出される同期信号と、前記記録媒体に記録されている記録データのサブコードから抽出される同期信号とを用いて、前記記録データの再生と、記録データのエンコードのタイミングが一致したことを判断することを特徴とする請求項 3 に記載のデータ記録装置の制御回路。

【請求項 5】 前記エンコーダによってエンコードされる記録データのサブコードから抽出される同期信号と、前記記録媒体に記録されている記録データのサブコードから抽出される同期信号とを用いて、前記記録データの再生と、記録データのエンコードとを同期させる信号同期回路を更に有し、

該信号同期回路は、前記第 2 の判断回路を兼ねていることを特徴とする請求項 4 に記載のデータ記録装置の制御回路。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明はデータ記録装置に係り、詳しくは、外部装置から入力される入力データを備蓄するバッファメモリを備え、そのバッファメモリに備蓄された入力データを記録媒体に記録するデータ記録装置に関するものである。

【 0 0 0 2 】

【従来の技術】

従来より、記録媒体にデータを記録するデータ記録装置として、記録媒体に光ディスクを用いた光ディスク記録装置が知られている。

このような光ディスク記録装置としては、光ディスクに対して1度だけデータを記録する（書き込む）ことが可能であり、その記録した（書き込んだ）データを物理的に消去することが不可能な、いわゆるライトワンス（Write-Once）型の光ディスクを用いるものとして、CD（Compact Disc）-DAファミリーのCD-R（CD-Recordable）ドライブが広く使用されている。CD-Rドライブでは、光ディスクに対して光学ヘッドからレーザビームを照射することにより、レーザ光熱による色素の形成を用いて光ディスクの記録層に記録ピットを形成し、記録層の反射率を変化させて記録データを記録する。

【 0 0 0 3 】

【発明が解決しようとする課題】

光ディスク記録装置は、パーソナルコンピュータなどの外部装置から入力される入力データを備蓄するバッファメモリと、そのバッファメモリに備蓄された入力データを読み出し、その入力データを光ディスクに記録するための記録データに変調するエンコーダとを備えている。

【 0 0 0 4 】

そのため、外部装置から入力される入力データのデータ転送レートが、光ディスクに記録される記録データのデータ転送レート（書き込み速度）に追いつかない状態となり、エンコーダから出力される記録データのデータ転送レートに比べて、エンコーダに入力される入力データのデータ転送レートが低速になると、バ



ッファメモリに備蓄される入力データのデータ容量が減少してくる。この状態が続くと、やがてバッファメモリに備蓄される入力データのデータ容量が空（エンプティ）になる。すると、エンコーダに所望の入力データが入力されなくなり、光ディスクに記録される記録データが途切れてしまう。

#### 【0005】

このように、光ディスクに記録される記録データのデータ転送レートよりも外部装置から入力される入力データのデータ転送レートが遅くなり、バッファメモリのデータ容量がエンプティになる現象は、バッファアンダーランと呼ばれる。そして、バッファアンダーランが発生した結果、光ディスクに記録される記録データが途切れる現象は、バッファアンダーランエラーと呼ばれる。

#### 【0006】

CD-Rドライブで使用されるライトワンス型の光ディスクでは、バッファアンダーランエラーが発生すると、光ディスクに記録するファイル群を指定する記録方式（例えば、ディスクアットワンス（Disc At Once）、トラックアットワンス（Track At Once）、等）を用いる場合、ディスクアットワンスでは光ディスク全部が使用できなくなり、トラックアットワンスでは記録中のトラックが使用できなくなってしまう。

#### 【0007】

近年、CD-Rドライブにおける記録速度が標準速度の4倍速や8倍速と更なる高速化が図られ、また、パーソナルコンピュータにおいてマルチタスク機能を用いて動作させる機会が増えていることから、バッファアンダーランエラーがますます発生しやすくなっている。

ちなみに、記録方式としてパケットライティングを用いれば、パケット単位で記録を行うことができるため、記録データがパケット単位の容量となるまで待つて光ディスクに記録することにより、バッファアンダーランエラーの発生を防止できる。しかし、パケットライティングは、パケット間の接続のためにリンクブロックを形成する必要があるため、光ディスクの記録容量が少なくなるという問題がある。また、CD-ROMドライブは必ずしもパケットライティングに対応しているとは限らず、パケットライティングを用いてCD-Rドライブで記録し

た光ディスクが再生できないCD-ROMドライブもあるため、CD-Rの規格(Orange Book Part II)上保証されなければならないCD-ROMとの互換性が保証されないことがある。そして、CD-DAプレーヤーはパケットライティングに対応していないため、CD-RドライブでCD-DAに対応してオーディオデータを記録する場合はパケットライティングを採用することができない。従って、記録方式としてパケットライティングを用いることなく、バッファアンダーランエラーの発生を防止することが求められている。

## 【0008】

ところで、光ディスク記録装置としては、CD-RW (CD-Recordable Write) ドライブも広く使用されている。CD-RWドライブでは、光ディスクに対して光学ヘッドからレーザビームを照射することにより、レーザ光熱による結晶／非結晶の相変化を用いて光ディスクの記録層に記録ピットを形成し、記録層の反射率を変化させて記録データを記録する。そのため、CD-RWドライブで使用される光ディスクは、何度でもデータを記録し直す(書き換える)ことが可能であり、バッファアンダーランエラーが発生しても、光ディスクが使用できなくなることはない。しかし、バッファアンダーランエラーが発生すると、バッファアンダーランの発生以前にさかのぼり、記録データのファイルの最初から記録し直さなければならず、バッファアンダーランの発生以前に記録したデータが無駄になるため、記録動作に要する時間が増大することになる。

## 【0009】

また、記録媒体にデータを記録するデータ記録装置として、記録媒体に光磁気ディスクを用い、当該光磁気ディスクに対して光学ヘッドからレーザビームを照射することにより、光磁気ディスクの記録層に残留磁化を与えてデータを記録するようにした光磁気ディスク記録装置が知られている。このような光磁気ディスク記録装置としてはMD (Mini Disc) ドライブが広く使用されているが、MDドライブにおいても、CD-RWドライブと同様の問題があった。

## 【0010】

本発明は上記問題点を解決するためになされたものであって、その目的は、記録媒体に記録される記録データの連続性を確保して記録することが可能なデータ

記録装置を提供することにある。

【 0 0 1 1 】

【課題を解決するための手段および発明の効果】

本発明は、上記課題を解決するためになされ、外部装置から入力される入力データを備蓄するバッファメモリと、バッファメモリに備蓄された入力データを読み出し、その入力データを記録媒体に記録するための記録データに変調するエンコーダと、記録データを記録媒体に記録する記録手段とを備え、記録動作中にバッファアンダーランが発生する状態になったと判断されると、記録動作を中断し、その後、外部装置から入力された新たな入力データがバッファメモリに備蓄され、バッファアンダーランが発生する状態が回避されたと判断されると、記録動作の中断以前に記録媒体に記録されている記録データの再生に対して、記録動作の再開後に記録媒体に記録する記録データのエンコードを同期させて記録動作を再開させるデータ記憶装置であって、記録データの再生と、記録データのエンコードのアドレスが一致したことを判断する第1のリトライ判断回路と、記録データの再生と、記録データのエンコードのタイミングが一致したことを判断する第2のリトライ判断回路とを有するデータ記憶装置である。

【 0 0 1 2 】

また、エンコーダによってエンコードされる記録データのサブコードの同期信号を抽出し、記録媒体に記録されている記録データのサブコードの同期信号を抽出し、これら二つのサブコードの同期信号を用いて記録媒体に記録されている記録データの読み出しとエンコーダのエンコードとを同期させる信号同期回路を有し、第2の判断回路は、信号同期回路が兼ねている。

【 0 0 1 3 】

また、外部装置から入力される入力データを備蓄するバッファメモリを備えたデータ記憶装置を制御する回路であって、記録動作中に、バッファメモリの容量に応じてバッファアンダーランが発生する状態になったことと、外部装置から入力された新たな入力データがバッファメモリに備蓄され、バッファアンダーランが発生する状態が回避されたとを判断する判断手段と、バッファメモリに備蓄された入力データを読み出し、その入力データを記録媒体に記録するための記録

データに変調するエンコーダと、記録データの再生と、記録データのエンコードのアドレスが一致したことを判断する第 1 の判断回路と、記録データの再生と、記録データのエンコードのタイミングが一致したことを判断する第 2 の判断回路とを有し、判断手段によってバッファアンダーランが発生する状態が回避されたと判断すると、記録動作の中断以前に記録媒体に記録されている記録データの再生に対して、記録動作の再開後に記録媒体に記録する記録データのエンコードを同期させ、第 1 の判断回路によって記録データの再生とエンコードされるデータのアドレスが一致していることを判断し、当アドレスが一致したと判断されると、第 2 の判断回路によって、記録データの再生と、エンコードされるデータのタイミングが一致していることを判断し、当タイミングが一致したと判断されると、記録動作を再開させるデータ記憶装置の制御回路である。

## 【 0 0 1 4 】

さらに、第 2 の判断回路は、エンコーダによってエンコードされる記録データのサブコードから抽出される同期信号と、記録媒体に記録されている記録データのサブコードから抽出される同期信号とを用いて、記録データの再生と、記録データのエンコードのタイミングが一致したことを判断する。

さらに、エンコーダによってエンコードされる記録データのサブコードから抽出される同期信号と、記録媒体に記録されている記録データのサブコードから抽出される同期信号とを用いて、記録データの再生と、記録データのエンコードとを同期させる信号同期回路を更に有し、信号同期回路は、第 2 の判断回路を兼ねている。

## 【 0 0 1 5 】

## 【発明の実施の形態】

以下、本発明を具体化した一実施形態を図面と共に説明する。

図 1 は、本実施形態の C D - R ドライブ 1 の概略構成を示すブロック回路図である。

C D - R ドライブ 1 は、スピンドルモータ 2、スピンドルサーボ回路 3、光学ヘッド 4、R F アンプ 5、ヘッドサーボ回路 6、デコーダ 7、サブコード復調回路 8、ウォブルデコーダ 9、A T I P 復調回路 1 0、外部接続端子 1 1、インタ

フェース 12、バッファメモリ 13、エンコーダ 14、エンコーダ内部 RAM 15、レーザ駆動回路 16、水晶発振回路 18、アクセス制御回路 19、バッファアンダーラン判断回路 20、記録制御回路 21、システム制御回路 22 から構成されている。そして、CD-R ドライブ 1 は、外部接続端子 11 を介してパーソナルコンピュータ 31 に接続され、パーソナルコンピュータ 31 から入力されるデータを CD-R 規格の光ディスク 32 に記録する（書き込む）と共に、光ディスク 32 から再生した（読み出した）データをパーソナルコンピュータ 31 へ出力する。

#### 【0016】

スピンドルモータ 2 は光ディスク 32 を回転駆動する。

スピンドルサーボ回路 3 は、ウォブルデコーダ 9 の生成した回転制御信号に基づいてスピンドルモータ 2 の回転制御を行うことで、線速度一定（CLV ; Constant Linear Velocity）方式の光ディスク 32 の回転を制御する。

光学ヘッド 4 は、光ディスク 32 から記録データを再生する再生動作時（読出動作時）には、光ディスク 32 に対して弱いレーザビームを照射し、そのレーザビームの反射光により、光ディスク 32 に既に記録されている記録データを再生（読出）し、当該記録データに対応する RF 信号（高周波信号）を出力する。また、光学ヘッド 4 は、光ディスク 32 に記録データを記録する記録動作時（書込動作時）には、光ディスク 32 に対して強い（再生動作時の数十倍）レーザビームを照射することにより、レーザ光熱による色素の形成を用いて光ディスク 32 の記録層に記録ピットを形成し、記録層の反射率を変化させて記録データを記録する（書き込む）と同時に、そのレーザビームの反射光により光ディスク 32 に記録された記録データを再生して RF 信号を出力する。

#### 【0017】

RF アンプ 5 は、光学ヘッド 4 の出力する RF 信号を増幅し、その RF 信号を 2 値化してデジタルデータとして出力する。

ヘッドサーボ回路 6 は、RF アンプ 5 を介して光学ヘッド 4 の出力をフィードバックすることにより、レーザビームを光ディスク 32 の記録層に合焦させるフォーカシング制御と、レーザビームを光ディスク 32 の信号トラックに追従させ

るトラッキング制御と、光学ヘッド4自体を光ディスク32の径方向に送るスレッド送り制御とを行う。

【0018】

デコーダ7は、RFアンプ5から出力されるデジタルデータを復調する信号処理を行い、当該デジタルデータからピットクロックを抽出すると共にサブコードを分離し、サブコードの同期信号を抽出する。

サブコード復調回路8は、デコーダ7内に設けられ、デコーダ7の分離したサブコードを復調し、サブコードのQチャンネルデータ（以下、「サブQデータ」と呼ぶ）を抽出する。

【0019】

ウォブルデコーダ9は、RFアンプ5から出力されるデジタルデータに含まれる光ディスク32のプリグループ（Pre-groove）信号から22.05kHzのウォブル（Wobble）成分を抽出し、光ディスク32の回転制御に必要な回転制御信号を生成する。

ATIP復調回路10は、ウォブルデコーダ9内に設けられ、ウォブルデコーダ9の抽出したウォブル成分からATIP（Absolute Time In Pre-groove）を復調し、ATIPにおける絶対時間情報のATIPアドレスを抽出する。

【0020】

インタフェース12は、外部接続端子11に接続されるパーソナルコンピュータ31とCD-Rドライブ1とのデータの受け渡しを制御する。

バッファメモリ13は、FIFO構成のSDRAM（Synchronous Dynamic Random Access Memory）から成るリングバッファによって構成され、パーソナルコンピュータ31からインタフェース12を介して入力される入力データを備蓄する。尚、バッファメモリ13における1つのアドレスに記憶される入力データは、光ディスク32における1つのセクタに記録される記録データに対応する。

【0021】

エンコーダ14は、システム制御回路22の中断／再開回路43により制御され、バッファメモリ13に備蓄された入力データを、光ディスク32におけるセクタ単位で読み出し、そのセクタ単位の入力データを光ディスク32に記録する

ためのセクタ単位の記録データに変調する。RAM 1 5 は、エンコーダ 1 4 内に設けられ、エンコーダ 1 4 による変調処理に必要なデータおよび変調処理における中間演算データを記憶する。

【 0 0 2 2 】

尚、エンコーダ 1 4 は、CD-ROM の規格に基づく変調を行う場合、入力データに対して、シンク、ヘッダ、CD-ROM データ用の誤り検出符号の EDC (Error Detection Code) , 誤り訂正符号の ECC (Error Correction Code) を付加し、次に、CD 方式の誤り訂正符号である CIRC (Cross Interleaved Reed-Solomon Code) 処理と、EFM (Eight to Fourteen Modulation) 処理とを施すと共に、サブQデータを含むサブコードとサブコードの同期信号とを付加する。

【 0 0 2 3 】

レーザ駆動回路 1 6 は、中断／再開回路 4 3 により制御され、光学ヘッド 4 のレーザ光源を駆動するための駆動信号を出力する。

ここで、レーザ駆動回路 1 6 の出力する駆動信号は、再生動作時には一定電圧に設定され、記録動作時にはエンコーダ 1 4 から出力される記録データに基づいた電圧に変えられる。つまり、記録動作時において、エンコーダ 1 4 から出力される記録データがロウ (L) レベルの場合 (光ディスク 3 2 の記録層に記録ピットを形成しない場合)、レーザ駆動回路 1 6 の出力する駆動信号の電圧は、再生動作時と同じレベルに設定される。また、エンコーダ 1 4 から出力される記録データがハイ (H) レベルの場合 (光ディスク 3 2 の記録層に記録ピットを形成する場合)、レーザ駆動回路 1 6 の出力する駆動信号の電圧は、光ディスク 3 2 のトラック位置によって異なるが、再生動作時の数十倍のレベルに設定される。

【 0 0 2 4 】

水晶発振回路 1 8 は水晶発振子による発振信号を発生する。

アクセス制御回路 1 9 は、サブコード復調回路 8 の復調したサブQデータにおける絶対時間情報のサブコードアドレスと、ATIP 復調回路 1 0 の復調した ATIP における絶対時間情報の ATIP アドレスとを選択的に参照し、それに基づいて記録制御回路 2 1 およびヘッドサーボ回路 6 の動作を制御することにより

、光ディスク 3 2 に対するアクセスを制御する。

【 0 0 2 5 】

入力データはバッファメモリ 1 3 内においてアドレス順に記憶される。バッファアンダーラン判断回路 2 0 は、バッファメモリ 1 3 にて現在書き込み又は読み出しを実行しているアドレスによって、バッファメモリ 1 3 に備蓄されている入力データのデータ容量を直接的または間接的に判断し、そのデータ容量に基づいて、バッファメモリ 1 3 にバッファアンダーランが発生する状態になったことを判断すると共に、バッファアンダーランの発生する状態が回避されたことを判断する。

【 0 0 2 6 】

記録制御回路 2 1 は、パーソナルコンピュータ 3 1 からインタフェース 1 2 を介して転送されてくるコマンドに従い、バッファアンダーラン判断回路 2 0 の判断結果に基づいて、インタフェース 1 2、アクセス制御回路 1 9、システム制御回路 2 2 の動作を制御することにより、記録動作を制御する。

システム制御回路 2 2 は、システムクロック発生回路 4 1、信号同期回路 4 2、中断／再開回路 4 3、リトライ判断回路 4 4、位置検出回路 4 5、4 6、アドレスメモリ 4 7、4 8 から構成されている。尚、システム制御回路 2 2 を構成する各回路 4 1～4 8 は 1 チップの L S I に搭載されている。

【 0 0 2 7 】

システムクロック発生回路 4 1 は、水晶発振回路 1 8 の発生した発振信号に基づいて記録動作時に使用する基準クロックを発生すると共に、デコーダ 7 の抽出したピットクロックに基づいて光ディスク 3 2 の再生動作時に使用する再生クロックを発生し、信号同期回路 4 2 の切替制御に基づいて、基準クロックと再生クロックのいずれか一方を切替選択し、その切替選択したクロックを C D - R ドライブ 1 のシステム制御に用いられる動作クロック（システムクロック）として出力する。その動作クロックに従って、C D - R ドライブ 1 の各回路 7 ～ 1 0、1 2 ～ 1 6、1 9 ～ 2 2 の同期動作が制御される。

【 0 0 2 8 】

信号同期回路 4 2 は、デコーダ 7 の抽出したサブコードの同期信号に対して、



エンコーダ 1 4 の付加したサブコードの同期信号の同期をとった後に、サブコード復調回路 8 の復調したサブ Q データに対して、エンコーダ 1 4 の付加したサブ Q データを対応させることで、光ディスク 3 2 に既に記録されている記録データに対してエンコーダ 1 4 から出力される記録データの同期をとるように、記録制御回路 2 1 の動作を制御する。また、信号同期回路 4 2 は、システムクロック発生回路 4 1 を切替制御し、基準クロックと再生クロックのいずれか一方を動作クロックとして出力させる。

【 0 0 2 9 】

中断／再開回路 4 3 は、記録制御回路 2 1 により制御され、エンコーダ 1 4 およびレーザ駆動回路 1 6 の動作を制御すると共に、バッファアンダーラン判断回路 2 0 によりバッファメモリ 1 3 にバッファアンダーランが発生する状態になったと判断された時点で、各アドレスメモリ 4 7, 4 8 へ中断信号を出力する。

アドレスメモリ 4 7 は、中断／再開回路 4 3 から中断信号が出力された時点において、バッファメモリ 1 3 から読み出された入力データのバッファメモリ 1 3 におけるアドレスを記憶保持する。

【 0 0 3 0 】

アドレスメモリ 4 8 は、中断／再開回路 4 3 から中断信号が出力された時点において、A T I P 復調回路 1 0 の復調した A T I P アドレスを記憶保持する。

位置検出回路 4 5 は、後述する記録再開時再生動作においてバッファメモリ 1 3 から読み出される入力データのバッファメモリ 1 3 におけるアドレスと、アドレスメモリ 4 7 に記憶保持されているアドレスとを比較し、両者の一致状態を検出したときに再開信号を出力する。

【 0 0 3 1 】

位置検出回路 4 6 は、後述する記録再開時再生動作において A T I P 復調回路 1 0 の復調した A T I P アドレスと、アドレスメモリ 4 8 に記憶保持されている A T I P アドレスとを比較し、両者の一致状態を検出したときに再開信号を出力する。

リトライ判断回路 4 4 は、各位置検出回路 4 5, 4 6 の各再開信号をトリガとし、両再開信号が同時に出力された場合、記録制御回路 2 1 を介してインタフェ

ース 1 2, アクセス制御回路 1 9, システム制御回路 2 2 の動作を制御することにより記録動作を再開させ、各再開信号が同時に出力されない場合（各再開信号の出力タイミングがずれた場合）、各再開信号が同時に出力されるまで後述する記録再開時再生動作を繰り返し実行させる。

【 0 0 3 2 】

次に、上記のように構成された本実施形態の C D - R ドライブ 1 の動作について説明する。

ユーザがパーソナルコンピュータ 3 1 を用いて記録動作を実行させるための操作を行うと、パーソナルコンピュータ 3 1 から当該操作に応じたコマンドが発生され、そのコマンドはインタフェース 1 2 を介して記録制御回路 2 1 へ転送される。すると、記録制御回路 2 1 は、パーソナルコンピュータ 3 1 からのコマンドに従い、インタフェース 1 2, アクセス制御回路 1 9, システム制御回路 2 2 の動作を制御することにより、記録動作を実行させる。

【 0 0 3 3 】

記録動作が開始されると、システムクロック発生回路 4 1 の出力する動作クロックは、信号同期回路 4 2 により基準クロックに切替制御される。その結果、C D - R ドライブ 1 の各回路 7 ~ 1 0, 1 2 ~ 1 6, 1 9 ~ 2 2 は、基準クロックを動作クロックとし、当該動作クロックに同期して動作する状態になる。

パーソナルコンピュータ 3 1 からインタフェース 1 2 を介して入力される入力データは、バッファメモリ 1 3 に備蓄された後に、光ディスク 3 2 におけるセクタ単位でバッファメモリ 1 3 から読み出されてエンコーダ 1 4 へ転送され、エンコーダ 1 4 にてセクタ単位で記録データに変調される。

【 0 0 3 4 】

そして、エンコーダ 1 4 にて変調された記録データに基づいて、レーザ駆動回路 1 6 の出力する駆動信号の電圧が可変され、光学ヘッド 4 から光ディスク 3 2 に照射されるレーザビームの強度も可変され、光ディスク 3 2 の記録層に記録ビットが形成されて記録データが記録される。それと同時に、光学ヘッド 4 から光ディスク 3 2 に照射されたレーザビームの反射光により、光ディスク 3 2 に記録された記録データが再生され、当該記録データは R F 信号として光学ヘッド 4 か

ら出力される。

【 0 0 3 5 】

光学ヘッド 4 から出力される R F 信号は、R F アンプ 5 によって増幅されると共に 2 値化されてデジタルデータに変換される。そのデジタルデータからウォブルデコーダ 9 にてウォブル成分が抽出され、回転制御信号が生成される。そして、ウォブルデコーダ 9 の抽出したウォブル成分から A T I P 復調回路 1 0 にて A T I P が復調され、A T I P における絶対時間情報の A T I P アドレスが抽出される。

【 0 0 3 6 】

ウォブルデコーダ 9 の生成した回転制御信号に基づいて、スピンドルサーボ回路 3 によりスピンドルモータ 2 が回転制御され、光ディスク 3 2 の回転は線速度一定に制御される。

このとき、パーソナルコンピュータ 3 1 から入力される入力データのデータ転送レートが、光ディスク 3 2 に記録される記録データのデータ転送レート（書き込み速度）に追いつかない状態となり、エンコーダ 1 4 から出力される記録データのデータ転送レートに比べて、エンコーダ 1 4 に入力される入力データのデータ転送レートが低速になると、バッファメモリ 1 3 に備蓄される入力データのデータ容量が減少してくる。

【 0 0 3 7 】

この状態が続くと、やがてバッファメモリ 1 3 に備蓄される入力データのデータ容量が空（エンプティ）になり、バッファアンダーランが発生する。そこで、バッファメモリ 1 3 にバッファアンダーランが発生する前に、バッファアンダーラン判断回路 2 0 により、バッファアンダーランが発生する状態になったことが判断される。その判断結果に基づいて、記録制御回路 2 1 は中断／再開回路 4 3 を制御し、中断／再開回路 4 3 から中断信号を出力させると共に、中断／再開回路 4 3 によりエンコーダ 1 4 からの記録データの出力を中断させる。

【 0 0 3 8 】

その中断信号をトリガとして、各アドレスメモリ 4 7, 4 8 はその時点で入力されているアドレスを記憶保持する。すなわち、アドレスメモリ 4 7 は、中断信

号が出力された時点において、バッファメモリ 1 3 から読み出された入力データのバッファメモリ 1 3 におけるアドレスを記憶保持する。また、アドレスメモリ 4 8 は、中断信号が出力された時点において、A T I P 復調回路 1 0 の復調した A T I P アドレスを記憶保持する。

【 0 0 3 9 】

そして、エンコーダ 1 4 からの記録データの出力が中断されることにより、レーザ駆動回路 1 6 からの駆動信号の出力が中断され、光学ヘッド 4 からのレーザビームの照射が停止されて、光ディスク 3 2 に対する記録データの記録も中断され、記録動作が中断される。尚、中断／再開回路 4 3 から中断信号が出力された時点で、エンコーダ 1 4 から出力された記録データのセクタについては、光ディスク 3 2 に記録される。このとき、中断／再開回路 4 3 からの中断信号は、記録データのセクタ間で出力されるようにした方がよい。

【 0 0 4 0 】

その後、パーソナルコンピュータ 3 1 からインタフェース 1 2 を介して新たな入力データが入力され、その入力データがバッファメモリ 1 3 に備蓄されると、バッファメモリ 1 3 に備蓄される入力データのデータ容量が増大し、バッファアンダーランの発生する状態が回避される。そこで、バッファアンダーラン判断回路 2 0 により、バッファアンダーランの発生する状態が回避されたことが判断される。その判断結果に基づいて、記録制御回路 2 1 は、アクセス制御回路 1 9 およびシステム制御回路 2 2 の動作を制御することにより、記録再開時再生動作を実行させる。

【 0 0 4 1 】

記録再開時再生動作が開始されると、アクセス制御回路 1 9 によりヘッドサーボ回路 6 が制御される。ヘッドサーボ回路 6 は、光学ヘッド 4 を制御（フォーカシング制御、トラッキング制御、スレッド送り制御）することにより、バッファアンダーランが発生する状態になって記録動作が中断された時点における光ディスク 3 2 のセクタ位置から所定セクタ数分だけ戻ったセクタ位置に、光学ヘッド 4 からレーザビームを照射させる。

【 0 0 4 2 】

そして、中断／再開回路 4 3 の制御により、レーザ駆動回路 1 6 の出力する駆動信号の電圧は一定電圧に設定され、光学ヘッド 4 から光ディスク 3 2 に弱いレーザビームが照射され、そのレーザビームの反射光により、前記記録動作により光ディスク 3 2 に既に記録されている記録データが再生され、当該記録データは R F 信号として光学ヘッド 4 から出力される。

## 【 0 0 4 3 】

光学ヘッド 4 から出力される R F 信号は、R F アンプ 5 で増幅されると共に 2 値化されてデジタルデータに変換される。そのデジタルデータはデコーダ 7 にて復調され、当該デジタルデータからピットクロックが抽出されると共にサブコードが分離され、サブコードの同期信号が抽出される。そして、デコーダ 7 の分離したサブコードはサブコード復調回路 8 にて復調され、サブ Q データが抽出される。

## 【 0 0 4 4 】

また、記録再開時再生動作が開始されると、システムクロック発生回路 4 1 の出力する動作クロックは、信号同期回路 4 2 により、水晶発振回路 1 8 の発振信号に基づいて発生される基準クロックから、デコーダ 7 の抽出したピットクロックに基づいて発生される再生クロックに切替制御される。その結果、C D - R ドライブ 1 の各回路 7 ~ 1 0 , 1 2 ~ 1 6 , 1 9 ~ 2 2 は、再生クロックを動作クロックとし、当該動作クロックに同期して動作する状態になる。このように、再生クロックを動作クロックとすることにより、前記記録動作により光ディスク 3 2 に既に記録されている記録データを正確に再生することができる。

## 【 0 0 4 5 】

ところで、記録再開時再生動作が開始されると、記録制御回路 2 1 は中断／再開回路 4 3 を制御し、中断／再開回路 4 3 によりエンコーダ 1 4 からの記録データの出力を再開させる。エンコーダ 1 4 は、バッファアンダーランが発生する状態になって記録動作が中断された時点のバッファメモリ 1 3 における記録データのアドレスから、前記所定セクタ数に相当する所定アドレス数分だけ戻り、その戻ったアドレスから順次、バッファメモリ 1 3 に備蓄された入力データをセクタ単位で再び読み出す。そして、エンコーダ 1 4 は、バッファメモリ 1 3 から読み

出したセクタ単位の入力データを記録データに変調し、入力データに対してシンク、ヘッダ、EDC、ECCを付加し、次に、CIRC処理とEFM処理とを施すと共に、サブQデータを含むサブコードとサブコードの同期信号とを付加する。

## 【0046】

ここで、前記したように、レーザ駆動回路16の駆動信号の電圧は、中断／再開回路43により制御され、エンコーダ14にて変調された記録データに関係なく、再生動作時の一定電圧に設定される。つまり、バッファアンダーランが発生する状態になって記録動作が中断された後に実行される記録再開時再生動作では、バッファメモリ13およびエンコーダ14が記録動作と同様の動作を行うものの、レーザ駆動回路16の駆動信号の電圧は再生動作時の低いレベルに設定されるため、バッファアンダーランが発生する状態になる以前の記録動作により光ディスク32に既に記録されている記録データに対して影響を与えることはない。

## 【0047】

そして、信号同期回路42により記録制御回路21を介してアクセス制御回路19が制御され、光ディスク32に既に記録されている記録データに対して、エンコーダ14から出力される記録データの同期がとられる。すなわち、信号同期回路42は、デコーダ7の抽出したサブコードの同期信号に対して、エンコーダ14の付加したサブコードの同期信号の同期をとった後に、サブコード復調回路8の復調したサブQデータに対して、エンコーダ14の付加したサブQデータを対応させるように、記録制御回路21およびアクセス制御回路19の動作を制御する。

## 【0048】

位置検出回路45は、記録再開時再生動作においてバッファメモリ13から読み出される入力データのバッファメモリ13におけるアドレスと、アドレスメモリ47に記憶保持されているアドレス（バッファアンダーランが発生する状態になって記録動作が中断された時点において、バッファメモリ13から読み出された入力データのバッファメモリ13におけるアドレス）とを比較し、両者の一致状態を検出したときに再開信号を出力する。

## 【0049】

また、位置検出回路46は、記録再開時再生動作においてATIP復調回路10の復調したATIPアドレスと、アドレスメモリ48に記憶保持されているATIPアドレス（バッファアンダーランが発生する状態になって記録動作が中断された時点において、ATIP復調回路10の復調したATIPアドレス）とを比較し、両者の一致状態を検出したときに再開信号を出力する。

## 【0050】

リトライ判断回路44は、各位置検出回路45、46の各再開信号をトリガとし、両再開信号が同時に出力された場合、記録制御回路21を介してインタフェース12、アクセス制御回路19、システム制御回路22の動作を制御することにより、記録動作を再開させる。

記録動作が再開されると、システムクロック発生回路41の出力する動作クロックは、信号同期回路42により再生クロックから再び基準クロックに切替制御される。そして、前記記録動作と同様の動作が行われる。

## 【0051】

記録動作が再開されたとき、アドレスメモリ47および位置検出回路45の動作により、バッファメモリ13から読み出される入力データのアドレスは、バッファアンダーランが発生する状態になって記録動作が中断された時点のバッファメモリ13におけるアドレスの次のアドレスになっている。

また、記録動作が再開されたとき、アドレスメモリ48および位置検出回路46の動作により、光学ヘッド4からレーザビームが照射される光ディスク32のセクタ位置は、バッファアンダーランが発生する状態になって記録動作が中断された時点のセクタ位置の次のセクタ位置になっている。

## 【0052】

このとき、前記したように、信号同期回路42により、光ディスク32に既に記録されている記録データに対して、エンコーダ14から出力される記録データの同期がとられている。

従って、光ディスク32において、バッファアンダーランが発生する状態になって記録動作が中断された時点のセクタに対して、そのセクタに継ぎ目無く続く

位置から次のセクタの記録データを記録することができる。そのため、記録方式としてパケットライティングを用いることなく、光ディスク 32 に記録されるデータが途切れるバッファアンダーランエラーの発生を防止し、記録データの連続性を確保して記録することができる。

## 【0053】

ところで、リトライ判断回路 44 は、各位置検出回路 45、46 の各再開信号が同時に出力されない場合（各再開信号の出力タイミングがずれた場合）、各再開信号が同時に出力されるまで、エラーフラグを記録制御回路 21 に出力し、記録制御回路 21 は前記記録再開時再生動作を繰り返し実行させる。

すなわち、各位置検出回路 45、46 の各再開信号は通常の状態では同時に出力されるはずであるが、何らかの原因（例えば、CD-R ドライブ 1 に対して外部から衝撃が加えられた場合など）で発生した外乱により、CD-R ドライブ 1 の構成部材 2～22 が誤動作した場合には、各再開信号が同時に出力されないおそれがある。そこで、リトライ判断回路 44 により前記記録再開時再生動作を繰り返し実行させることにより、当該外乱の影響を回避して、バッファアンダーランエラーの発生を確実に防止することができる。但し、各位置検出回路 45、46 の各再開信号が必ず同時に出力されるならば、リトライ判断回路 44、位置検出回路 45、アドレスメモリ 47 を省いても良いことはいうまでもない。

## 【0054】

図 2 (a) は、光ディスク 32 におけるセクタを示す要部概略平面図である。また、図 2 (b) は、バッファメモリ 13 におけるアドレスを示す模式図である。

図 2 (a) に示す各セクタ  $S_{n+1}$ 、 $S_n$ 、 $S_{n-1}$ 、 $S_{n-2}$ …… $S_{n-m}$  はそれぞれ、図 2 (b) に示す各アドレス  $A_{n+1}$ 、 $A_n$ 、 $A_{n-1}$ 、 $A_{n-2}$ …… $A_{n-m}$  に対応している。

## 【0055】

記録動作においては、アドレス  $A_{n-m} \rightarrow \dots \rightarrow A_{n-2} \rightarrow A_{n-1} \rightarrow A_n$  の順番でバッファメモリ 13 から各アドレスの入力データが読み出され、エンコーダ 14 により変調された記録データが、セクタ  $S_{n-m} \rightarrow \dots \rightarrow S_{n-2} \rightarrow S_{n-1} \rightarrow S_n$  の順番で光ディ



スク 3 2 の各セクタに記録される。その記録動作中に任意のアドレス  $A_n$  にて、バッファアンダーラン判断回路 2 0 により、バッファメモリ 1 3 にバッファアンダーランが発生する状態になったことが判断されたとする。

【 0 0 5 6 】

すると、アドレス  $A_n$  に対応するセクタ  $S_n$  の記録データは光ディスク 3 2 に記録されるが、その次のアドレス  $A_{n+1}$  に対応するセクタ  $S_{n+1}$  からは記録データの記録が中断される。そして、アドレスメモリ 4 7 にはアドレス  $A_n$  が記憶保持される。また、アドレスメモリ 4 8 には、セクタ  $S_n$  の記録データから復調された A T I P アドレスが記憶保持される。

【 0 0 5 7 】

その後、バッファアンダーラン判断回路 2 0 により、バッファアンダーランの発生する状態が回避されたと判断されると、バッファアンダーランが発生する状態になって記録動作が中断された時点における光ディスク 3 2 のセクタ  $S_n$  から所定セクタ数分（ここでは、 $m$  セクタ分）だけ戻り、その戻ったセクタ  $S_{n-m}$  から記録再開時再生動作が開始される。

【 0 0 5 8 】

また、記録再開時再生動作が開始されると、バッファアンダーランが発生する状態になって記録動作が中断された時点のバッファメモリ 1 3 における記録データのアドレス  $A_n$  から、前記所定セクタ数（ $m$  セクタ）に相当する所定アドレス数分（ $m$  アドレス分）だけ戻り、その戻ったアドレス  $A_{n-m}$  から順次、バッファメモリ 1 3 から各アドレスの入力データが読み出され、エンコーダ 1 4 にて記録データに変調される。

【 0 0 5 9 】

そして、信号同期回路 4 2 により、光ディスク 3 2 に既に記録されている各セクタ  $S_{n-m} \sim S_n$  の記録データに対して、エンコーダ 1 4 から出力される記録データの同期がとられる。

その後、記録再開時再生動作においてバッファメモリ 1 3 から読み出される入力データのアドレスと、アドレスメモリ 4 7 に記憶保持されているアドレス  $A_n$  とが一致すると、位置検出回路 4 5 から再開信号が出力される。また、記録再開

時再生動作において A T I P 復調回路 10 の復調した A T I P アドレスと、アドレスメモリ 48 に記憶保持されているセクタ S<sub>n</sub> の記録データから復調された A T I P アドレスとが一致すると、位置検出回路 46 から再開信号が出力される。各位置検出回路 45, 46 の各再開信号が同時に出力されると、リトライ判断回路 44 により記録動作が再開される。

## 【0060】

その結果、バッファアンダーランが発生する状態になって記録動作が中断された時点のセクタ S<sub>n</sub> に対して、そのセクタ S<sub>n</sub> に継ぎ目無く続く位置から次のセクタ S<sub>n+1</sub> の記録データを記録することができる。

次に、記録を中断するまでに既に光ディスク 32 に書き込んだデータと、記録を再開するために新たにエンコードするデータとを同期させる方法について、より詳しく述べる。通常エンコーダ 14 はシステムクロック発生回路 41 の出力する動作クロックに基づいて動作している。ここで、中断後に記録再開再生動作時の光ディスク 32 の回転数が不安定であるため、水晶発振器 18 の出力を元に作成される動作クロックでは、光ディスク 32 の回転とエンコーダ 14 の出力とを同期させることは困難である。ここで、C D のデータは所定のピット間隔で記録されており、ここからピットクロックを作り出すことができる。システムクロック発生回路 41 は、記録再開再生動作時には、このピットクロックを動作クロックとして出力する。従って、光ディスク 32 の回転数によらず、エンコーダ 14 のデータ出力速度と、記録再開時再生動作で読み出される記録済みのデータの出力速度とが同期する。

## 【0061】

次に、C D のデータはセクタ単位で読み書きされるので、読み出される記録済みデータとエンコーダ 14 の出力するデータのセクタのタイミングをそろえる必要がある。このため、記録済みのデータを読み出し、読み出したデータのセクタの先頭毎にハイになるサブコードの同期信号を作成し、エンコーダ 14 をこれに同期させれば、書き込み済みのデータの再生と、エンコードされるデータのタイミングを同期させることができる。

## 【0062】

セクタの先頭毎にハイになるサブコードの同期信号を作成する方法を以下に例示する。それぞれのセクタは 9 8 E F M フレームより構成されている。それぞれの E F M フレームは、synk パターン、サブコードを先頭に有し、32byte のデータがそれらに続く。サブコードからサブ Q コードを抽出し、9 8 E F M フレームの sub Q コードを連結することで、トラックや時間の情報を得ると共にデータ読み出しのエラー検出を行う。このエラー検出は通常の C D 読み出し時にも逐次行われる。そして、サブコードの同期信号は、データ読み出しのエラー検出が終了する毎にハイを出力するような信号を発生すれば、容易に作成することができる。また、例えば synk パターンは、各 E F M フレーム毎に所定のデータが記録されているので、synk パターンを用いても同様のクロックを作成することはできるが、サブ Q コードによるエラー検出は、セクタ毎に行われるため、サブ Q コードから作成する方がより容易にサブコードの同期信号を作成できる。

## 【 0 0 6 3 】

以上のようにして、読み出される書き込み済みデータと新たなエンコードされるデータとのタイミングをそろえておくことによって、書き込み済みデータのアドレス情報に従った位置から記録を再開すれば、つなぎ目なく記録再開をすることができる。

また、リトライ判断回路 4 4 は二つの位置検出手段 4 5、4 6 から出力される再開信号を基にしてリトライの判断を行うが、二つの位置検出手段は、いずれも再生されたデータとエンコードされるデータのアドレス単位で監視している。しかし、例えばアドレスがあっていたとしても、同一アドレス内でピットクロック単位で完全に同期がとれているかどうかの保証はない。位置検出手段 4 5、4 6 が判断する以前に信号同期回路 4 2 でタイミングの同期は取っているが、その後、外乱などで同期がずれている可能性があるからである。そこで、リトライ判断回路 4 4 が、アドレスが一致したことを判断した後、ピットクロック単位での更に細かいリトライ判断をすると、なお良い。

## 【 0 0 6 4 】

この判断は、リトライ判断回路 4 4 が記録再開の信号の出力を受けて動作するリトライ判断回路を別途配置してももちろんよいが、信号同期回路 4 2 を再度の

リトライ判断回路に流用することができる。上述したように、信号同期回路 4 2 は書き込み済みのデータと新たにエンコードされたデータのサブコードの同期信号を同期させる回路であるので、アドレスが一致した後に改めて信号同期回路 4 2 によって最終チェックをかけることによって、ピットクロック単位で書き込み済みデータとエンコードされるデータとを完全に同期させることができる。

## 【0065】

リトライ判断回路 4 4 の判断を受けて記録動作を再開させる指令を出すのは記録制御回路 2 1 である。上記の更に細かいリトライ判断を行う場合の動作について説明する。信号同期回路 4 2 はエンコードされるデータのサブコードの同期信号と既に記録済みのデータを読み出したデータのサブコードの同期信号とが完全に同期しているとき、図示しない経路によって記録制御回路 2 1 に再開信号を出力する。リトライ判断回路 4 4 は、位置検出手段 4 5、4 6 の再開信号によって記録制御回路 2 1 に対するエラーフラグをたち下げる。信号制御回路 2 1 は、リトライ判断回路 4 4 のエラーフラグがたち下って、かつ信号同期回路 4 2 の再開信号が入力されているとき、記憶動作を再開する。

## 【0066】

上述の動作は、例えばリトライ判断回路 4 4 に信号同期回路 4 2 から再開信号を出力するようにして、リトライ判断回路 4 4 は、3つの再開信号がそろったときのみ、記録制御回路 2 1 に対するエラーフラグをたち下げるように設定しても実現できる。また、リトライ判断回路 4 4 のエラーフラグを信号同期回路 4 2 に入力し、信号同期回路 4 2 から記録制御回路 2 1 にエラーフラグを出力するように設定しておいても実現できる。いずれにしても、アドレスの一致を判断した後に、再度クロック単位でのタイミングの一致を判断するように設定することが望ましい。

## 【0067】

尚、前記所定セクタ数 (mセクタ) は、スピンドルサーボ回路 3 によるスピンドルモータ 2 の制御とヘッドサーボ回路 6 による光学ヘッド 4 の制御とを行うのに要する時間 T 1 と、信号同期回路 4 2 が同期をとるのに要する時間 T 2 とを勘案し、各時間 T 1、T 2 を十分にとれるようなセクタ数に設定すればよく、例え

ば、 $m = 10 \sim 30$ に設定すればよい。尚、CD-Rドライブ1における記録速度が標準速度の4倍速や8倍速と高速になるほど、各時間 $T_1$ 、 $T_2$ が長くなるため、前記所定セクタ数を大きな値に設定しておく必要がある。

## 【0068】

図3は、エンコーダ14の内部構成を示す要部回路図である。

エンコーダ14の内部には、記録動作の中断時に保持しておく必要がなく再開時に使用する必要もない情報を扱う制御系のロジック51と、記録動作の中断時に保持しておき再開時に使用する必要がある情報（例えば、レーザ駆動回路16の出力する駆動信号の極性、DSV (Digital Sum Variation) の値、等）を扱う制御系のロジック52とが設けられている。

## 【0069】

ロジック51の出力情報は、システムクロック発生回路41の出力する動作クロックに同期して動作するデータフリップフロップ53に記憶保持される。そして、データフリップフロップ53に記憶保持されている出力情報はロジック51に戻される。

ロジック52の出力情報は、同期化フリップフロップ54およびセクタ55を通してデータフリップフロップ53に記憶保持される。ここで、同期化フリップフロップ54は、中断／再開回路43により制御され、バッファアンダーランが発生する状態になって記録動作が中断された時点におけるロジック52の出力情報を記憶保持する。また、セクタ55は、中断／再開回路43により制御され、バッファアンダーランが発生する状態が回避されて記録動作が再開されたときには同期化フリップフロップ54に記憶保持されている出力情報を選択し、それ以外のときにはロジック52の出力情報を選択し、その選択した出力情報をデータフリップフロップ53へ転送して記憶保持させる。従って、記録動作の中断時にロジック52の出力情報を確実に保持しておき、記録動作の再開時に保持していたロジック52の出力情報を使用することができる。

## 【0070】

尚、本発明は上記実施形態に限定されるものではなく、以下のように変更してもよく、その場合でも、上記実施形態と同等もしくはそれ以上の作用・効果を得

ることができる。

(1) 上記実施形態では、線速度一定 (CLV ; Constant Linear Velocity) 方式の光ディスク 32 を回転制御するため、記録動作時にシステムクロック発生回路 41 の出力する動作クロックとして、水晶発振回路 18 の発生した発振信号に基づいて発生される基準クロックを用いている。しかし、本発明は、角速度一定 (CAV ; Constant Angular Velocity) 方式の光ディスク 32 を回転制御する場合に適用してもよい。その場合は、記録動作時にシステムクロック発生回路 41 の出力する動作クロックとして、ウォブルデコーダ 9 により抽出されるウォブル成分に同期して発生されるクロックを用いるようにすればよい。

【0071】

(2) 上記実施形態では、アクセス制御回路 19, バッファアンダーラン判断回路 20, 記録制御回路 21, システム制御回路 22 をそれぞれ別個の電子回路にて構成しているが、当該各回路を CPU, ROM, RAM などを中心にハード構成されるマイクロコンピュータに置き換え、当該マイクロコンピュータが実行する各種演算処理によって当該各回路の機能を実現するようにしてもよい。

【0072】

(3) 上記実施形態は、ライトワンス型の光ディスクを用いる CD-R ドライブに適用したものであるが、何度でもデータを記録し直すことが可能な記録媒体 (例えば、CD-RW 規格の光ディスク、MD 規格の光磁気ディスク、等) を用いるデータ記録装置 (例えば、CD-RW ドライブ、MD ドライブ、等) に適用してもよい。その場合は、バッファアンダーランエラーの発生を防止することが可能になるため、バッファアンダーランが発生する状態になる以前に記録したデータが無駄にならず、記録動作に要する時間を短縮することができる。

【0073】

【発明の効果】

以上に述べたように、本発明は、記録データの再生と、記録データのエンコードのアドレスが一致したことを判断する第 1 のリトライ判断回路と、記録データの再生と、記録データのエンコードのタイミングが一致したことを判断する第 2 のリトライ判断回路とを有するので、記録済みのデータと新たにエンコードする

データを確実に同期させることができるので、バッファアンダーランによる書き込み処理の中断前後のデータを確実に接続して光ディスクに書き込むことができる。

【 0 0 7 4 】

また、第 2 の判断回路は、信号同期回路が兼ねているので、回路規模の増大を回避することができる。

【図面の簡単な説明】

【図 1】本発明を具体化した一実施形態の C D - R ドライブの概略構成を示すブロック回路図。

【図 2】図 2 ( a ) は一実施形態の光ディスクにおけるセクタを示す要部概略平面図。図 2 ( b ) は一実施形態のバッファメモリにおけるアドレスを示す模式図。

【図 3】一実施形態のエンコーダの内部構成を示す要部回路図。

【符号の説明】

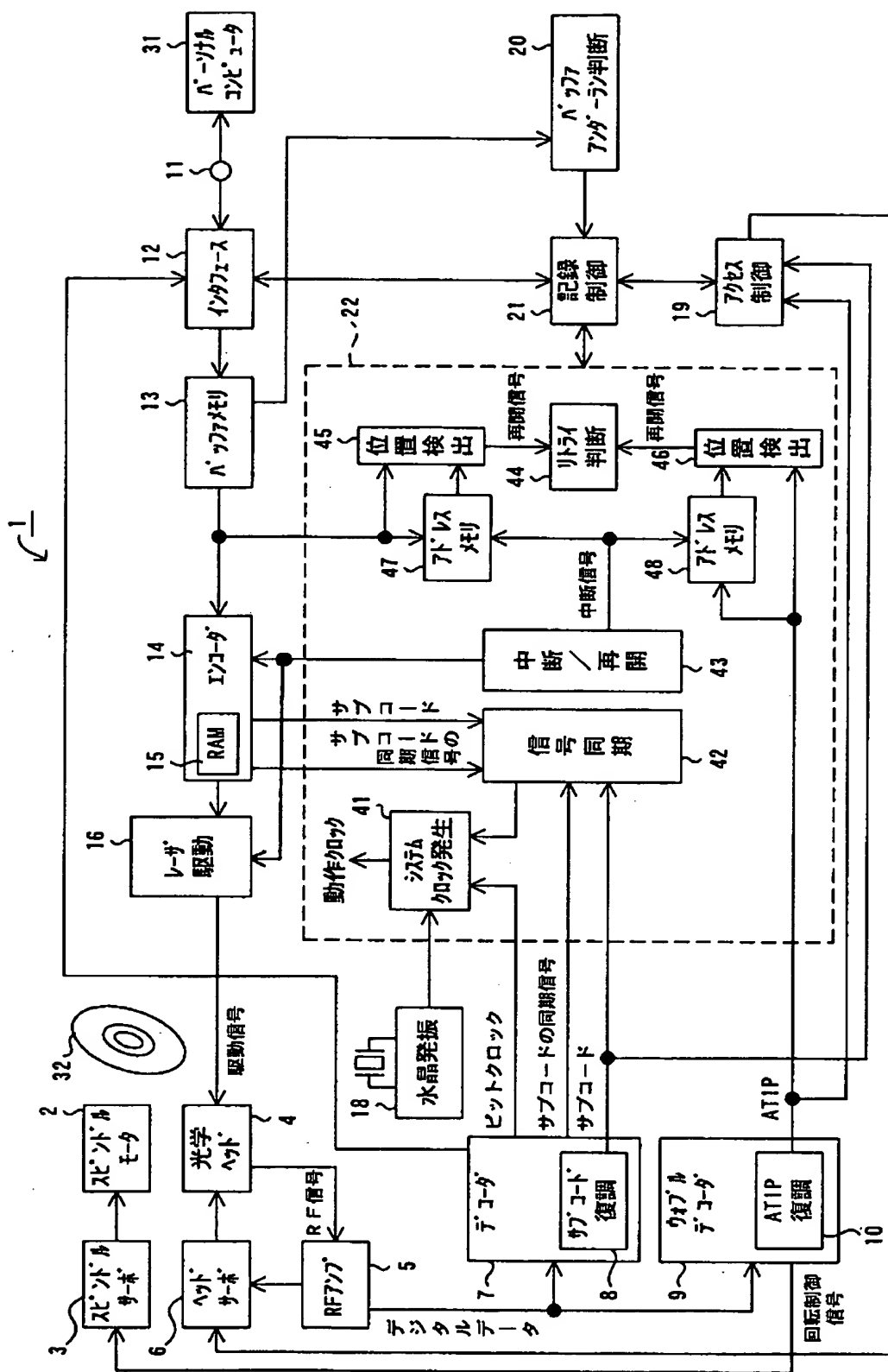
- 1 … C D - R ドライブ
- 2 … スピンドルモータ
- 3 … スピンドルサーボ回路
- 4 … 光学ヘッド
- 5 … R F アンプ
- 6 … ヘッドサーボ回路
- 7 … デコーダ
- 8 … サブコード復調回路
- 9 … ウォブルデコーダ
- 1 0 … A T I P 復調回路
- 1 1 … 外部接続端子
- 1 2 … インタフェース
- 1 3 … バッファメモリ
- 1 4 … エンコーダ
- 1 5 … エンコーダ内部 R A M

- 1 6 … レーザ駆動回路
- 1 8 … 水晶発振回路
- 1 9 … アクセス制御回路
- 2 0 … バッファアンダーラン判断回路
- 2 1 … 記録制御回路
- 2 2 … システム制御回路
- 3 1 … パーソナルコンピュータ
- 3 2 … 光ディスク
- 4 1 … システムクロック発生回路
- 4 2 … 信号同期回路
- 4 3 … 中断／再開回路
- 4 4 … リトライ判断回路
- 4 5, 4 6 … 位置検出回路
- 4 7, 4 8 … アドレスメモリ

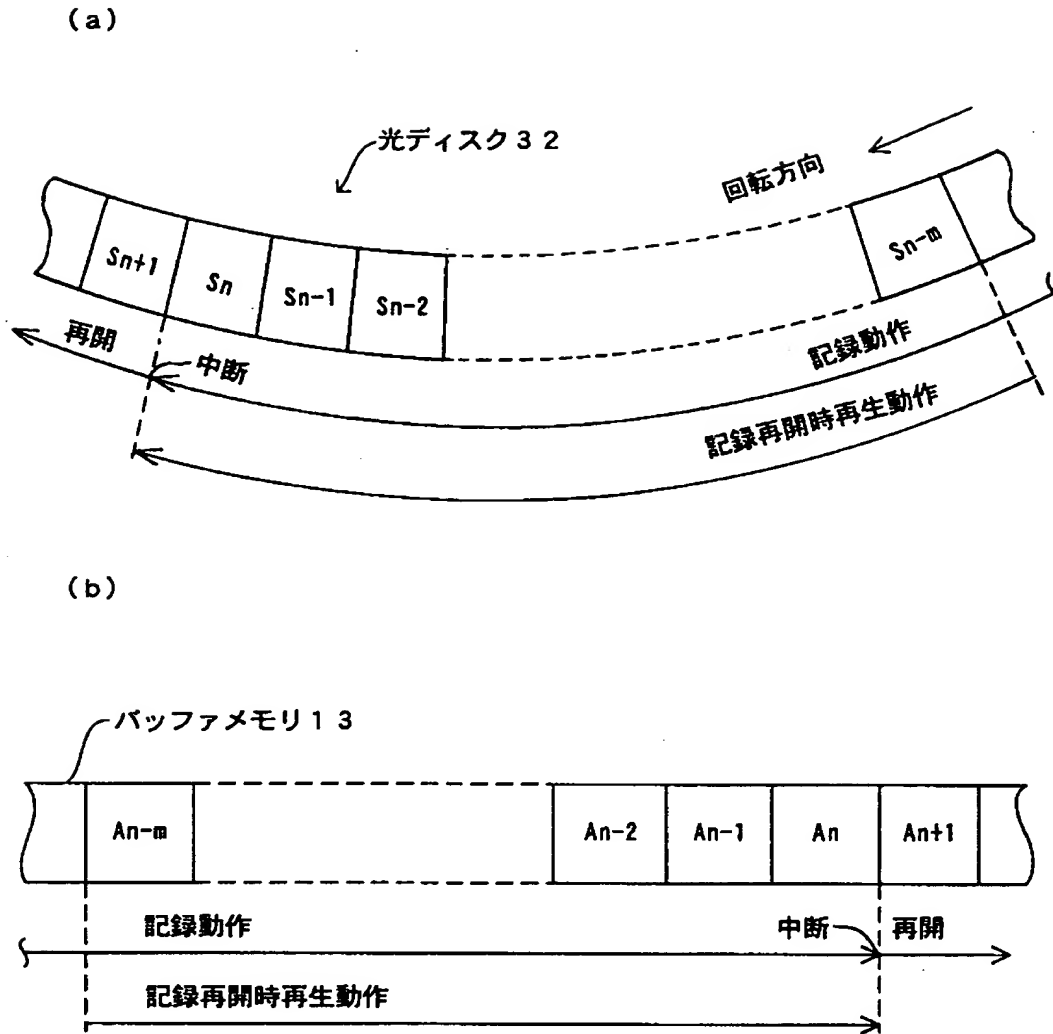


【書類名】 図面

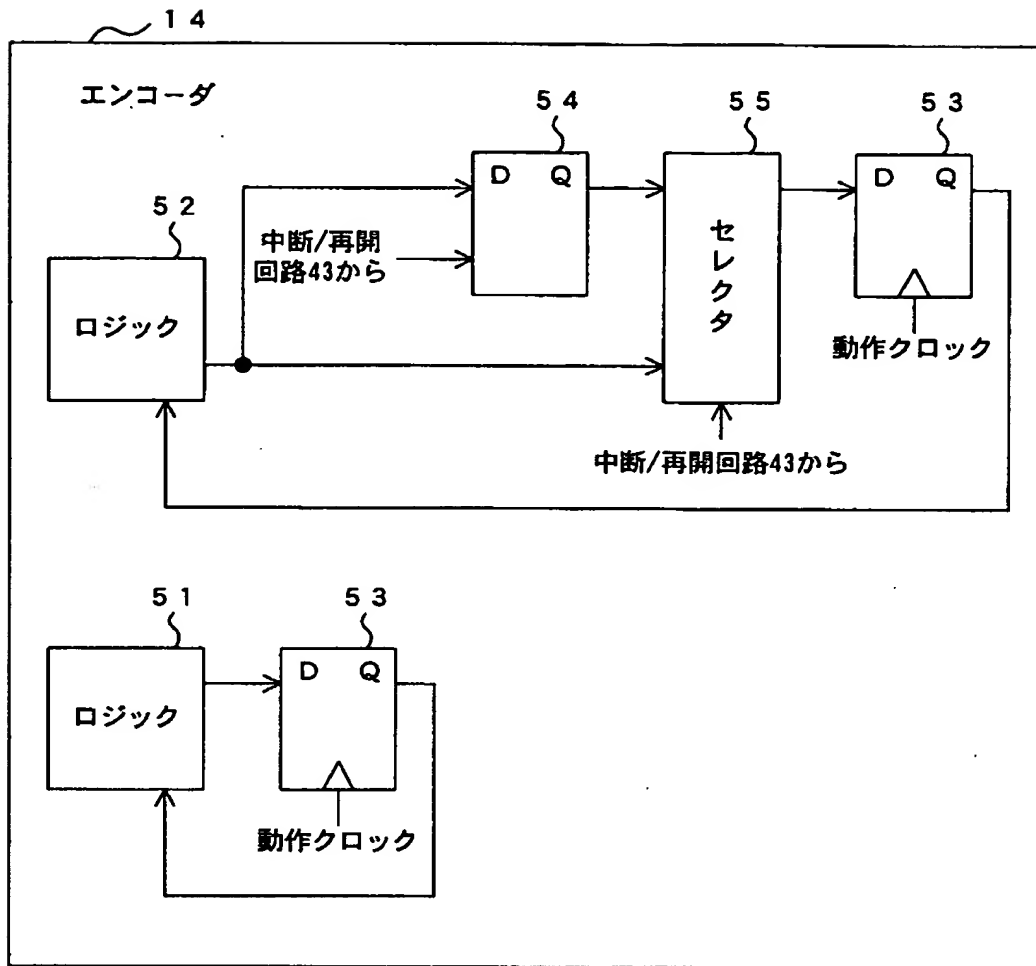
【図 1】



【図 2】



【図 3】



【書類名】 要約書

【要約】

【課題】 記録媒体に記録される記録データの連続性を確保する。

【解決手段】 記録動作中にバッファアンダーランが発生する状態になると、記録が中断され、その後、バッファアンダーランの発生する状態が回避されると、メモリに記憶されているアドレスから所定セクタ戻って再生動作とエンコードを行う。信号同期回路によって再生動作とエンコードを同期させた後、リトライ判断回路によってアドレスが一致したと判断されたら、信号同期回路によってタイミングの一致を再度確認し、記録動作が中断した次のアドレスから記録動作を再開させる。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号

氏 名 三洋電機株式会社